

Inoue Michihiko
Inventors : Takemoto Toyoki

DERWENT-ACC-NO: 1978-20160A

DERWENT-WEEK: 197811

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Linear MOS transistor in MOS semiconductor
IC - has a gate insulating
film of at least one oxide of hafnium, aluminium,
tantalum or niobium

PATENT-ASSIGNEE: MATSUSHITA ELEC IND CO LTD[MATU]

PRIORITY-DATA: 1976JP-0084851 (July 15, 1976)

PATENT-FAMILY:

PUB-NO	PUB-DATE	
LANGUAGE	PAGES	MAIN-IPC
JP 53010283 A	January 30, 1978	N/A
000	N/A	

INT-CL (IPC): H01L027/04; H01L029/78

ABSTRACTED-PUB-NO: JP53010283A

BASIC-ABSTRACT: The MOS transistor in an MOS
semiconductor IC circuit is
provided with a gate insulating film using at ≥ 1
of HfO₂, Al₂O₃, Ta₂O₅, and

HfO₂, Ta₂O₅, Al₂O₃ and Nb₂O₅ have high dielectric
constant (11.7, 27, 9.0 and
32.5 respectively), and the thickness of a gate
insulator may be increased.
The dielectric material is stable in composition,
has less strains, and
contains almost no alkaline ions. A short channel
MOS device with improved
noise factor is obtd.

TITLE-TERMS:

LINEAR MOS TRANSISTOR MOS SEMICONDUCTOR IC GATE
INSULATE FILM ONE OXIDE HAFNIUM
ALUMINIUM TANTALUM NIOBIUM

DERWENT-CLASS: L03 U12 U13

CPI-CODES: L03-D03D;

⑩日本国特許庁

⑪特許出願公開

公開特許公報

昭53-10283

⑤Int. Cl.² 識別記号 ⑥日本分類 庁内整理番号 ④公開 昭和53年(1978)1月30日
H 01 L 29/78 99(5) E 3 6603-57
H 01 L 27/04 99(5) C 23 7377-57 発明の数 1
H 01 L 29/62 99(5) H 0 6513-57 審査請求 未請求

(全 4 頁)

⑤MOS型半導体集積回路

⑦発明者 井上道弘

門真市大字門真1006番地 松下
電器産業株式会社内

②特 願 昭51-84851

②出 願 昭51(1976)7月15日

⑦出 願 人 松下電器産業株式会社

⑦発明者 竹本豊樹

門真市大字門真1006番地

門真市大字門真1006番地 松下

⑦代 理 人 弁理士 中尾敏男 外1名

電器産業株式会社内

明 細 書

1. 発明の名称

MOS型半導体集積回路

2. 特許請求の範囲

リニアMOSトランジスタのゲート絶縁膜として酸化ハフニウム、酸化アルミニウム、酸化タン

ワレている。一方、MOS・ICのリニア(アナログ)ICへの適用ということで、オペアンプなど単純な回路から広範な回路に用へとの展開がなされており、その用途の1つはオーディオ分野である。オーディオ用としてのMOSICは、J-E-T(ジャンクションFET)と比較しても数

とを特徴とするMOS型半導体集積回路。

指数が大きいと思われる。

3. 発明の詳細な説明

本発明はMOS型半導体集積回路に關し、リニア集積回路ICに適したMOSICを稱することを目的とする。

ところで、MOSトランジスタの雑音に關しては、種々の理論的検討がなされているが、最もよく知られた理論式としては、S. Christensson "Low Frequency Noise in MOS transistor" Solid State Electronics Vol.11, 1968 が出しているように

すなわち、本発明はリニアMOSICに適すると思われるいわゆるショートチャンネルMOSトランジスタの雑音性能の向上を目的とした構造を提供するものである。

$$V_{gn}^2 = \frac{q^2}{C_{ox}^2 \cdot W \cdot L} \cdot N_T \cdot \frac{\pi}{2\omega} \quad (1)$$

近年、MOS集積回路の高密度化、高精度化が進みその中で、チャンネル長を短くしてショートチャンネル化し、動作速度の向上、ファンアウトの向上などを合わせ達成するための検討が広く行な

V_{gn} : 入力雑音電圧

C_{ox} : ゲート酸化膜容量

W, L : チャンネル長及び巾

N_T : トラップ密度

$$a : \frac{2}{\pi} \sqrt{2m^2 H} \quad H : \text{ポテンシャルバリア}$$

(1) 其の値はあらわされ、 χ 、 n 、 ρ の平方根に反比例し、ケート酸化膜を底に反比例する。

前記したごとく M C S ・ I C のショートチャネル化による g_m (相互コンダクタンス) の向上によりバイポーラトランジスタ並みの低いオプン回路のものか実現されるようになり、オーディオ用を初めとするリニア化し易い型画があるにもかかわらず、(7)式に見られるように、チャネル長(セルフアラインで作った場合、ゲート印と一致)を短かくすると、雑音が大きくなる欠点がある。

そこで、これらの欠点をかくすためにまず考えられることは雑音に反比例するゲート酸化膜容量 C_{ox} を大きくすべくゲート絶縁層を薄くし、あわせてシ・ート・チャネル効果による V_T の低下をおさえることである。しかるに本発明者らの検討によると熱平衡図に示すように、雑音電圧の目安となる人力雑音抵抗 R_{eq} は素子の大きさ、ゲート絶縁膜厚により非常に差が出てくる。たとえは、従来、低雑音として採用されている J- α と T- β

た MOS 層は酸化膜厚も十分厚く耐圧も高く、 L も 2μ とシ、ートチャネルであり W も 1000μ と通常の MOS IC においてそれほど大きな寸法ではないが、駆動電圧が著しく高く実用的ではない。さらに、面積が MOS 層と同じで酸化膜厚 t_{ox} が 300\AA と薄いため I_{DS} は J と T なみの性能が、 I_{DS} の点では J と T の性能に劣る点と見做すことが適切であると考えられる。しかし、駆動電圧 V_{GS} に膜厚 t_{ox} が 300\AA と薄く生産性および信頼性の点で最も大きい問題である。

そこで、本発明は以上の考察の結果、たとえは
 $\text{Li}-\text{Al}-\text{C}$ 等に歩移される信頼性の高い低雑音 MnO
 Si トランジスタを生産性良く実現しようとする
 もので、たとえは前述した二酸化シリコン (SiO_2)
 膜 300 \AA (単位面積当りの容量 $1.1 \times 10^{-7} \text{ (F)}$)
 相当で十分耐圧の高い低雑音のショートチャネル
 MnO トランジスタを得るものである。

すなわち、本発明の特徴とする肥後膜は、積層の結晶性MOSトランジスタのゲート肥後膜として、誘電率が高く厚くすることが可能で、より割合を

特開昭53-10283(2,
合形F&T), 以無音バイホーラに比し、MOS
Iは優れており、MOS IIは同程度、MOS IIIは
悪い特性である。第1図のMOS I, II, IIIはす
べて二酸化シリコンゲート絶縁膜を用いたもので、
その膜厚 t_{ox} , チャネル長, チャネル巾 W はそれぞれ
異なる。すなわち、

	tox	L	W
MOS I	300A	50 μ	10,000 μ
MOS II	300A	2 μ	1,000 μ
MOS III	1,200A	2 μ	1,000 μ

第1図から明らかなとおり、 O/SI は難音抵抗は小さく、 I/C にきわめて過した性能を有しているが、 L も W も非常に広く W は 1 cm にもおよび L も 50μ であり、炭化が不可能な寸法である。そして一番の問題は単位面積当り 1.1×10^{-7} (g)の容量を有する酸化膜の膜厚 $\text{tox} = 300\text{ \AA}$ の割合その耐圧が最大 10 V 程度と小さく、耐圧、劣化、歩留り低下などを含む信頼性および生産性の面で実用上満足すべきものが得にくいことである。ま

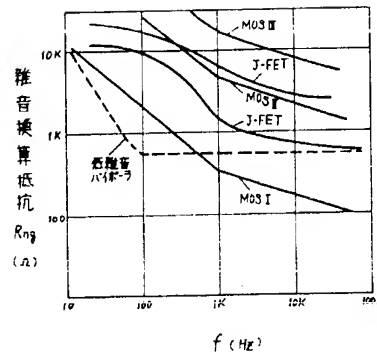
高くすることができ、誘電率の高い他の物質に比し、 SiO_2 トランジスタのゲート絶縁膜として使用できない諸特性すなわち不溶性であること、分離しやすいこと、生成が可能なこと等の強弱の波に表されたものである。

この検討の結果述べた起滅炭は、酸化ハフニ

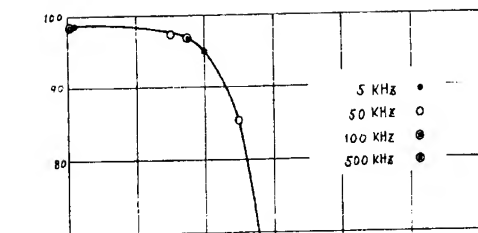
(Al_2O_3)、 Nb_2O_5 、 Ta_2O_5 、 ZrO_2 、 HfO_2 、 SiO_2 、 TiO_2 、 Ta_2O_5 、 Al_2O_3 、 Nb_2O_5 の比誘電率は11.7、2.7、9.0、32.5であり SiO_2 に比べて極めて大きく透過するように MOS ゲート絶縁膜特性として好ましい性質を有する。ところで、比誘電率が8.5以下の絶縁膜を使用しても SiO_2 膜との駆動比もせいぜい2倍ぐらいであり、本発明の意図する低雑音、耐圧向上についてほとんどみるべき効果は得られなかった。

ところで、MOSトランジスタの性能にとって重要なことは、 SiO_2 以外の絶縁膜をゲートに用いた場合、熱酸化で形成されたのはは理想的な SiO_2 - Si 界面と等価なC-V特性を示すことである。C

第 1 図



第 2 図



第 3 図

